



**Prioritätsbescheinigung über die Einreichung
einer Patentanmeldung**

Aktenzeichen: 100 31 223.3

Anmeldetag: 27. Juni 2000

Anmelder/Inhaber: Philips Corporate Intellectual Property
GmbH, Hamburg/DE

Bezeichnung: Mikrocontroller

IPC: G 06 F 9/30

Die angehefteten Stücke sind eine richtige und genaue Wiedergabe der ursprünglichen Unterlagen dieser Patentanmeldung.

München, den 08. März 2001
Deutsches Patent- und Markenamt
Der Präsident
Im Auftrag

Steck

ZUSAMMENFASSUNG



Mikrocontroller

In einem Mikrocontroller (100) hat der Befehlsdecodierer (15) Zugriff auf mindestens einen Speicher (14). Der Befehlsdecodierer kann dadurch zur Decodierung mindestens
5 eines bedingten Befehls eingerichtet werden, wobei das Ergebnis der Decodierung des bedingten Befehls vom Inhalt des genannten Speichers (14) abhängt. Mit dem erfindungsgemäßen Mikrocontroller ist es somit möglich, den Programmieraufwand erheblich zu verringern und damit sowohl die Systemleistung als auch die Codedichte mit geringem zusätzlichen Hardwareaufwand signifikant zu steigern.

BESCHREIBUNG

Mikrocontroller

Die Erfindung betrifft einen Mikrocontroller mit einem Befehlsdecodierer.

- 5 Als Mikrocontroller werden Einchip-Mikrocomputer bezeichnet, die in der Regel zur Steuerung von Geräten verwendet werden und bei denen CPU, Speicher und Ports auf einem Chip integriert sind. Die CPU enthält dabei in bekannter Weise einen Befehlsdecodierer, welcher die geladenen Befehle decodiert und eine Ablaufsteuerung vornimmt, damit die Befehle von der Recheneinheit ausgeführt werden.

10

Die Programmierung von Mikrocontrollern erfolgt in einer maschinenabhängigen Assembler Sprache. Bei den bekannten Assembler Sprachen werden dabei mit Ausnahme der bedingten Programmsprünge alle Assemblerbefehle unabhängig von Daten ausgeführt. Wenn daher in Abhängigkeit von bestimmten Daten unterschiedliche Operationen ausgeführt werden sollen, ist dies bei herkömmlichen Mikrocontrollern nur mit erheblichem Programmieraufwand möglich. Dabei muss die auszuführende Bedingung umständlich in Assembler codiert werden. Wenn zum Beispiel generische Pointer in einem Hochsprachen-compiler je nach dem adressierten Speicher mittels unterschiedlicher Assemblerbefehle programmiert werden sollen, erfordert dies einen hohen Programmieraufwand oder ersatzweise einen erheblichen Hardwareaufwand zur Speicherumkonfiguration.

20

Vor diesem Hintergrund war es Aufgabe der vorliegenden Erfindung, einen Mikrocontroller der eingangs genannten Art hinsichtlich seiner Funktionalität und einer Vereinfachung der Programmierung zu verbessern.

25

Diese Aufgabe wird durch einen Mikrocontroller mit den in Anspruch 1 angegebenen Merkmalen gelöst. Vorteilhafte Ausgestaltungen sind in den Unteransprüchen angegeben.

Der Mikrocontroller enthält demnach einen Befehlsdecodierer sowie mindestens einen

30

Speicher, auf welchen der Befehlsdecodierer unmittelbar Zugriff hat. Der Befehlsdeco-

- dierer ist zur Decodierung mindestens eines bedingten Befehls eingerichtet, wobei das Ergebnis der Decodierung des bedingten Befehls vom Inhalt des Speichers abhängt, auf welchem der Decodierer Zugriff hat. Wenn der Befehlsdecodierer somit einen bedingten Befehl lädt, überprüft er den Inhalt des Speichers, auf den er Zugriff hat, und gibt in
- 5 Abhängigkeit vom Ergebnis dieser Überprüfung einen Maschinenbefehl aus einer Reihe von möglichen Maschinenbefehlen, die zu dem geladenen bedingten Befehl gehören, an die Recheneinheit weiter. Bei dem Speicher, auf den der Mikrocontroller Zugriff hat, kann es sich insbesondere um ein Register handeln, welches auf dem Mikrocontroller vorhanden ist.
- 10 Der erfindungsgemäße Mikrocontroller erlaubt durch seine Arbeitsweise eine erheblich größere Flexibilität beim Einsatz und bei der Programmierung, ohne dass hierzu weitreichende Änderungen am Aufbau der Hardware notwendig wären. Ein bedingter Befehl lässt sich in gleicher Weise wie herkömmliche Assemblerbefehle beim Programmieren
- 15 verwenden. Bei der Ausführung des Programmcodes gewährleistet er indes eine größere Flexibilität, da die tatsächlich ausgeführte Instruktion von den zum Zeitpunkt der Ausführung in dem Speicher, auf den der Befehlsdecodierer Zugriff hat, vorliegenden Daten abhängt.
- 20 Der Speicher, auf den der Befehlsdecodierer Zugriff hat, ist vorzugsweise so eingerichtet, dass er Eingangsdaten des Mikrocontrollers enthalten kann. Eingangsdaten des Mikrocontrollers können insbesondere digitale oder digitalisierte Informationen sein, welche von einem angeschlossenen Gerät geliefert werden.
- 25 Gemäß einer speziellen Ausgestaltung der Erfindung ist der Befehlsdecodierer so eingerichtet, dass der bedingte Befehl je nach Inhalt des Speichers, auf welchen der Befehlsdecodierer Zugriff hat, als Zugriffsbefehl für die Recheneinheit auf verschiedene Speichertypen decodiert wird. Der Zugriff auf verschiedene Speichertypen ausgehend von demselben bedingten Befehl ist eine häufig vorkommende Anwendungssituation, bei welcher sich die
- 30 erfindungsgemäße Ausgestaltung des Mikrocontrollers besonders vorteilhaft bemerkbar macht. In zahlreichen Mikrocontrollern gibt es unterschiedliche Assemblerbefehle zum Zugriff auf verschiedene Speicher. Zum Beispiel gibt es für den Mikrocontroller 80C51

den Befehl "mov" für das Bewegen von data memory Daten sowie dem Befehl "movc" für code memory Daten. Ein generischer Pointer (zum Beispiel in der Hochsprache C), der adressgesteuert auf den gesamten implementierten Speicher zugreifen kann, ist für derartige Mikrocontroller entweder nur mit erheblichem Aufwand an Assemblercode oder mit zusätzlichen Hardware-unterstützten Memorykonfigurationen (memory mapping) möglich. Im Gegensatz hierzu erlaubt die Implementation eines datengesteuerten, bedingten Befehls mit einem einzigen Programmbefehl den Zugriff auf alle implementierten Datenspeicher, da die jeweils gewünschte Instruktion in Abhängigkeit von den Daten, zum Beispiel abhängig vom Inhalt eines Prozessorregisters als Pointer, decodiert wird. Nach außen hin wirkt diese Operation, als ob sie auf einem linearen Speicher zugreifen würde. Ein großer Vorteil ist daher, dass zum Beispiel vorhandene Memory Management Units trotz virtueller Umkonfiguration des Speichers völlig unverändert genutzt werden können.

Die einzige Figur zeigt schematisch die Elemente eines erfindungsgemäßen Mikrocontrollers 100.

Von dem stark vereinfacht dargestellten Mikrocontroller 100 sind als logische Bausteine nur die arithmetisch-logische Recheneinheit ALU 12 sowie der Befehlsdecodierer 15 dargestellt. Die ALU 12 und der Befehlsdecodierer 15 sind an einen gemeinsamen Bus 13 angeschlossen, an welchem auch die Eingänge 10 und Ausgänge 11 des Mikrocontrollers liegen. Ferner hat der Befehlsdecodierer 15 eine direkte Verbindung 16 zur ALU 12, über welche die Ablaufsteuerung vorgenommen wird.

Erfindungsgemäß hat der Befehlsdecodierer 15 direkten Zugriff auf einen Speicher 14, bei dem es sich zum Beispiel um ein Register des Mikrocontrollers handeln kann. In den Speicher 14 können Daten unterschiedlicher Herkunft geladen werden, zum Beispiel Daten aus einem Eingang 10 des Mikrocontrollers.

Der Befehlsdecodierer 15 ist so eingerichtet, dass er bedingte Befehle ausführen kann. Bei einem bedingten Befehl wählt der Befehlsdecodierer 15 in Abhängigkeit vom Inhalt des Speichers 14 einen von mehreren zugehörigen Maschinenbefehlen aus und überträgt diesen zur ALU 12. Beispielsweise kann der Befehlsdecodierer in Abhängigkeit vom Inhalt

- des Speichers 14 den Befehl mov oder den Befehl movc an die ALU übertragen. Ausgangspunkt ist jedoch in beiden Fällen derselbe bedingte Assemblerbefehl, so dass diesbezüglich bei der Programmierung nicht unterschieden werden muss. Mit dem erfindungsgemäßen Mikrocontroller ist es somit möglich, den Programmieraufwand erheblich zu verringern
- 5 und damit sowohl die Systemperformance als auch die Codedichte mit geringem zusätzlichen Hardwareaufwand signifikant zu steigern.

Bezugszeichen:

100	Mikrocontroller
10	Eingangsleitung
11	Ausgangsleitung
12	Recheneinheit
13	Bus
14	Speicher
15	Befehlsdecodierer
16	Leitung

PATENTANSPRÜCHE

1. Mikrocontroller (100) mit einem Befehlsdecodierer (15) sowie mindestens einem Speicher (14), auf welchen der Befehlsdecodierer Zugriff hat, wobei der Befehlsdecodierer derart zur Decodierung mindestens eines bedingten Befehls eingerichtet ist, dass das Ergebnis der Decodierung des bedingten Befehls vom Inhalt des genannten Speichers
5 abhängt.
2. Mikrocontroller nach Anspruch 1,
dadurch gekennzeichnet,
dass der Speicher (14), auf den der Befehlsdecodierer Zugriff hat, so eingerichtet ist, dass er
10 Eingangsdaten des Mikrocontrollers enthalten kann.
3. Mikrocontroller nach einem der Ansprüche 1 oder 2,
dadurch gekennzeichnet,
dass der Befehlsdecodierer (15) so eingerichtet ist, dass ein bedingter Befehl je nach Inhalt
15 des Speichers (14), auf den der Befehlsdecodierer Zugriff hat, als Zugriffsbefehl für die Recheneinheit (12) auf verschiedene Speichertypen decodiert wird.

